

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 2 5 日
Date of Application:

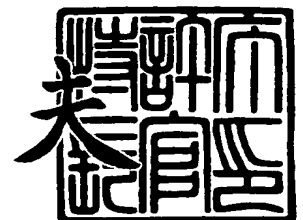
出 願 番 号 特 願 2 0 0 3 - 0 4 6 7 7 4
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 4 6 7 7 4]

出 願 人 ソニー株式会社
Applicant(s):

2 0 0 3 年 1 0 月 2 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 0290745402

【提出日】 平成15年 2月25日

【あて先】 特許庁長官 殿

【国際特許分類】 G09F 9/35

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 木下 智豊

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 浅野 明彦

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜デバイスの製造方法および薄膜デバイス

【特許請求の範囲】

【請求項 1】 第 1 基板上に保護層、薄膜デバイス層を順次形成し、薄膜デバイス層上に、第 1 接着層、もしくは被覆層と第 1 接着層とを介して第 2 基板を接着する工程と、

薬液を用いたエッチング処理により第 1 基板を完全または部分的に分離または除去する工程と、

前記薄膜デバイス層の第 1 基板側を被覆する前記保護層を、第 2 接着層を介して第 3 基板に接着する工程と、

前記第 2 基板を分離または除去する工程と

を有する薄膜デバイスの製造方法において、

前記保護層を、前記第 1 基板を分離または除去する際に使用する薬液に対して耐性を有する少なくとも 2 層で形成する

ことを特徴とする薄膜デバイスの製造方法。

【請求項 2】 前記第 1 基板を分離または除去した後に、前記保護層の一部またはすべてを、ウェットエッチングまたはドライエッチングにより除去する工程を備え、

前記第 3 基板を接着する工程は、前記薄膜デバイス層の第 1 基板側を第 2 接着層を介して第 3 基板に接着する

ことを特徴とする請求項 1 記載の薄膜デバイスの製造方法。

【請求項 3】 前記第 1 基板を分離または除去する際に使用する薬液に対して耐性を有する少なくとも 2 層の層間に、前記薬液に耐性のない層を有する

ことを特徴とする請求項 1 記載の薄膜デバイスの製造方法。

【請求項 4】 前記保護層の少なくとも一部として形成されたもので前記第 1 基板を分離または除去する際に使用する薬液に耐性のない層を、前記第 1 基板を分離または除去する際に使用する薬液と同種の薬液により除去する際に、

第 1 基板のエッチングレートよりも、前記保護層の少なくとも一部として形成されたもので第 1 基板を分離または除去する際に使用する薬液に耐性のない層の

エッチングレートの方が遅い

ことを特徴とする請求項 1 記載の薄膜デバイスの製造方法。

【請求項 5】 前記保護層の第 1 基板を分離または除去する際に使用する薬液に耐性を有する少なくとも 2 層は同種の薬液でエッチングすることができるものからなり、

同種の薬液でエッチングした場合、前記第 1 基板に近い方の前記保護層の第 1 基板を分離または除去する際に使用する薬液に耐性を有する層が、エッチングが早く終了する

ことを特徴とする請求項 1 記載の薄膜デバイスの製造方法。

【請求項 6】 前記保護層の第 1 基板を分離または除去する際に使用する薬液に耐性を有する少なくとも 2 層は、同種の薬液でエッチングされない

ことを特徴とする請求項 1 記載の薄膜デバイスの製造方法。

【請求項 7】 前記保護層の第 1 基板を分離または除去する際に使用する薬液に耐性を有する少なくとも 2 層のうち、前記薄膜デバイス層に最も近い層は可視光に対して透明な層からなる

ことを特徴とする請求項 1 記載の薄膜デバイスの製造方法。

【請求項 8】 前記第 1 基板はガラスもしくは石英基板からなり、

前記第 1 基板を分離または除去する際に使用する薬液はフッ化水素酸を含む薬液である

ことを特徴とする請求項 1 記載の薄膜デバイスの製造方法。

【請求項 9】 第 1 基板上に保護層、薄膜デバイス層を順次形成し、薄膜デバイス層上に、第 1 接着層、もしくは被覆層と第 1 接着層とを介して第 2 基板を接着する工程と、

薬液を用いたエッチング処理により第 1 基板を完全または部分的に分離または除去する工程と、

前記薄膜デバイス層の第 1 基板側を被覆する前記保護層を、第 2 接着層を介して第 3 基板に接着する工程と、

前記第 2 基板を分離、除去する工程とを行うことにより形成される薄膜デバイスにおいて、

前記保護層は、前記第 1 基板を分離または除去する際に使用する薬液に対して耐性を有する少なくとも 2 層で構成されている

ことを特徴とする薄膜デバイス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、薄膜デバイスの製造方法および薄膜デバイスに関し、詳しくは液晶表示装置、有機エレクトロルミネッセンス表示装置などに使用する薄膜デバイスを耐熱性の高い製造基板上に作製後、実使用基板上に転写する薄膜デバイスの製造方法およびその製造方法により製造される薄膜デバイスに関する。

【0002】

【従来の技術】

近年、薄膜デバイスは、使用機器の小型化の影響を受けて、薄型化、軽量化、堅牢化に対する要求を受けている。しかしながら、薄膜デバイスは、高温、真空という環境で作製されるために、製造に使われる基板に制限がある。例えば、薄膜トランジスタを用いた液晶表示装置では、1000℃の温度に耐える石英基板、500℃の温度に耐えるガラス基板が使われている。これらの基板の薄型化も検討されているが、石英基板、ガラス基板を用いる限り、剛性低下による基板サイズ縮小しなければならず、生産性が低下する。また、基板の厚さが薄くなれば堅牢さも急激に低下するため、実用上の問題点となっている。このように、製造基板に要求されている性能と実際に使用する際に求められている性能が異なっている。また、薄型、軽量、堅牢化が可能なプラスチック基板上に直接、薄膜トランジスタを作製しようという試みもあるが、耐熱温度の点から困難さが高い。

【0003】

そこで、耐熱温度の高い製造基板上に形成した薄膜デバイスを実使用基板に転写する技術が検討されている。転写するためには、製造基板から薄膜デバイスのみを分離しなければならないが、その方法に関しては、剥離層をもうけ、剥離層を薬液によりエッチングし、薄膜デバイス層と製造基板を分離する方法（例えば、特許文献 1 参照。）、または製造基板全体をエッチングにより除去してしまう

方法（例えば、特許文献 2 参照。）などがある。

【0004】

【特許文献 1】

国際出願番号：PCT/JPO2/03700（第 9 頁、第 2 図）

【特許文献 2】

国際出願番号：PCT/JPO2/03700（第 9 頁、第 1 D 図）

【0005】

【発明が解決しようとする課題】

製造基板上に薄膜デバイスを形成した後、薬液により製造基板を分離または除去する場合は、デバイス層を形成する前に、薄膜で構成される保護層を形成し、薬液がデバイス層まで浸入しないようにしなければならない。しかしながら、スパッタリング法や蒸着法、CVD 法で製造される薄膜層には、程度の大小はあるものの一般的に微小なピンホールが空いており、このピンホールを通じて薬液がデバイス層まで進入し、その結果、薬液によってデバイス層が破壊されるという問題がある。本発明は、デバイス層を製造基板から実使用基板に転写する際に、製造基板を分離または除去する際に使用する薬液のデバイス層への浸入を防ぐことを目的とする。

【0006】

【課題を解決するための手段】

本発明は、上記課題を解決するためになされた薄膜デバイスの製造方法および薄膜デバイスである。

【0007】

本発明の薄膜デバイスの製造方法は、第 1 基板上に保護層、薄膜デバイス層を順次形成し、薄膜デバイス層上に、第 1 接着層、もしくは被覆層と第 1 接着層とを介して第 2 基板を接着する工程と、薬液を用いたエッチング処理により第 1 基板を完全または部分的に分離または除去する工程と、前記薄膜デバイス層の第 1 基板側を被覆する前記保護層を、第 2 接着層を介して第 3 基板に接着する工程と、前記第 2 基板を分離または除去する工程とを有する薄膜デバイスの製造方法において、前記保護層を、前記第 1 基板を分離または除去する際に使用する薬液に

対して耐性を有する少なくとも 2 層で構成するという製造方法である。

【0008】

上記薄膜デバイスの製造方法では、薬液からデバイス層を保護する保護層を、第 1 基板を分離または除去する際に使用する薬液に対して耐性を有する少なくとも 2 層で形成することから、実質的に保護層は 2 重以上となる。したがって、薬液側に近い保護層（第 1 保護層）に形成されたピンホールを通して次の保護層（第 2 保護層）に達したとしても、第 2 保護層で薬液がデバイス層側に侵入するのを防ぐことができる。これは、第 1 基板を分離または除去する際に使用する薬液に対して耐性のある層に存在しているピンホールは、非常に微細なものであり、かつランダムに発生するものであるため、第 1 基板を分離または除去する際に使用する薬液に対して耐性のある層が 2 層有った場合、ピンホールが同じ位置にできる確率は極めて低いことを利用している。例えば、第 1 基板を分離または除去する際に使用する薬液に対して耐性のある層にピンホールが空いており、薬液が第 1 基板を分離または除去する際に使用する薬液に対して耐性のある層を超えたとしても、第 2 層目の第 1 基板を分離または除去する際に使用する薬液に対して耐性のある層があるため、そこで薬液は止まってしまう。したがって、第 1 基板を分離または除去する際に使用する薬液に対して耐性を有する少なくとも 2 層でデバイス層への薬液の侵入は確実に防げる。これにより、転写による欠陥を減らすことができる。

【0009】

本発明の薄膜デバイスは、第 1 基板上に保護層、薄膜デバイス層を順次形成し、薄膜デバイス層上に、第 1 接着層、もしくは被覆層と第 1 接着層とを介して第 2 基板を接着する工程と、薬液を用いたエッチング処理により第 1 基板を完全または部分的に分離または除去する工程と、前記薄膜デバイス層の第 1 基板側を被覆する前記保護層を、第 2 接着層を介して第 3 基板に接着する工程と、前記第 2 基板を分離、除去する工程とを行うことにより形成される薄膜デバイスにおいて、前記保護層は、前記第 1 基板を分離または除去する際に使用する薬液に対して耐性を有する少なくとも 2 層で構成されているものである。

【0010】

上記薄膜デバイスでは、上記薄膜デバイスの製造方法と同様な作用、効果が得られることから、薬液による侵食を受けない薄膜デバイスとなる。

【0011】

【発明の実施の形態】

本発明の液晶表示装置の製造方法に係る第1実施の形態を、図1～図4の製造工程図によって説明する。この第1実施の形態では、転写方式によりプラスチック基板に透過型アクティブ基板を作製し、液晶表示装置を作製する工程を説明する。

【0012】

図1(1)に示すように、製造基板となる第1基板101に厚さ0.4～1.1mm程度のガラス基板もしくは石英基板を用いる。そして、例えばスパッタリング法により、第1基板(例えば厚さが0.7mmのガラス基板)101上に、保護層106となるもので、フッ化水素およびフッ化水素酸に耐性を有する第1耐HF層102、第1絶縁層103、フッ化水素およびフッ化水素酸に耐性を有する第2耐HF層104、第2絶縁層105を下層より順に形成する。上記第1耐HF層102は、例えばモリブデン(Mo)薄膜を例えば厚さ500nmに成膜して形成する。上記第1絶縁層103は、例えば酸化珪素層(SiO₂)を100nmの厚さに成膜して形成する。上記第2耐HF層104は、例えばモリブデン(Mo)薄膜を例えば厚さ1000nmに成膜して形成する。上記第2絶縁層105は、例えば酸化珪素層(SiO₂)を500nmの厚さに成膜して形成する。上記モリブデン薄膜はスパッタリング法にて形成し、上記酸化珪素層はプラズマCVD(化学的気相成長)法により形成した。なお、本明細書では、上記「HF」とはフッ化水素もしくはフッ化水素酸を表すものとする。

【0013】

その後、薄膜デバイス層として、例えば「'99最新液晶プロセス技術」(プレスジャーナル1998年発行、53頁～59頁)、「フラットパネル・ディスプレイ1999」(日経BP社、1998年発行、132頁～139頁)に記載されているような低温ポリシリコンボトムゲート型薄膜トランジスタ(TFT)プロセスでTFTを形成した。

【0014】

まず、図2に示すように、第2絶縁層105上にゲート電極107を例えば厚さが例えば100nmのモリブデン膜で形成する。このゲート電極107は、モリブデン膜を形成した後に一般的なフォトリソグラフィ技術およびエッチングにより形成した。このゲート電極107上を被覆するように、例えばプラズマCVD法によって、酸化珪素(SiO_2)層、または酸化珪素(SiO_2)層と窒化珪素(SiN_x)層との積層体からなるゲート絶縁膜108を形成した。さらに連続的に非晶質シリコン層(厚さ30nm~100nm)を形成した。この非晶質シリコン層に波長308nmのXeClエキシマレーザー光をパルス照射して溶融再結晶化し結晶シリコン層としてポリシリコン層を作製した。このポリシリコン層を用いて、チャネル形成領域となるポリシリコン層109を形成し、その両側に n^- 型ドープ領域からなるポリシリコン層110、 n^+ 型ドープ領域からなるポリシリコン層111を形成した。このように、アクティブ領域は高いオン電流と低いオフ電流を両立するためのLDD(Lightly Doped Drain)構造とした。またポリシリコン層109上には n^- 型のリンイオン打込み時にチャネルを保護するためのストッパー層112を例えば SiO_2 層で形成した。

【0015】

さらに、プラズマCVD法によって、酸化珪素(SiO_2)層、または酸化珪素(SiO_2)層と窒化珪素(SiN_x)層との積層体からなるパッシベーション膜113を形成した。このパッシベーション膜113上に、各ポリシリコン層111に接続するソース電極114およびドレイン電極115を例えばアルミニウムで形成した。

【0016】

次に、素子を保護するためと平坦化を行うために、例えばスピンコート法によって、ソース電極114、ドレイン電極115等を覆うように、パッシベーション膜113上に平坦化層116を例えばメタクリル酸メチル樹脂系の樹脂で形成した。この平坦化層116には、ソース電極111に通じるコンタクトホールを形成した。その後、例えばスパッタリング法によって、例えば透明導電膜(例えばITO:インジウムスズオキシド)を成膜してコンタクトホールを通じてソ

ース電極 114 に接続する画素電極 117 を平坦化層 116 上に形成した。

【0017】

以上の工程により、第1基板 101 上に透過型のアクティブマトリックス基板が作製できた。今回は、ボトムゲート型ポリシリコン TFT を作製したが、トップゲート型ポリシリコン TFT やアモルファス TFT でも同じように実施できる。次に、第1基板 101 上の薄膜デバイス層をプラスチック基板上に移載する工程を示す。

【0018】

図 1 (2) に示すように第1基板 101 上に第1耐 HF 層 102、第1絶縁層 103、第2耐 HF 層 104、第2絶縁層 105、薄膜デバイス層 121 を形成したものをホットプレート 122 で 80℃～140℃に加熱しながら、第1接着層 123 を、例えばホットメルト接着剤を、例えば 1mm 程度の厚さに塗布して形成した。

【0019】

次に、図 1 (3) に示すように、上記第1接着層 123 上に第2基板 124 を載せ、第2基板 124 を第1基板 101 方向に加圧しながら、室温まで冷却した。上記第2基板 124 には、例えば厚さが 1mm のモリブデン (Mo) 基板を用いた。または、第2基板 124 上にホットメルト接着剤を塗布して、その上に第1耐 HF 層 102 から薄膜デバイス層 121 が形成された第1基板 101 の薄膜デバイス層 121 側を載せてもよい。

【0020】

次に、図 1 (4) に示すように、第2基板 124 を貼り付けた基板をフッ化水素酸 (HF) 125 に浸漬して、第1基板 101 のエッチングを行った。このエッチングは、第1耐 HF 層 102 であるモリブデン層がフッ化水素酸 125 にエッチングされないため、このエッチングは第1耐 HF 層 102 で自動的に停止する。ここで用いたフッ化水素酸 125 は、一例として、重量濃度が 50% のもので、このエッチング時間は 3.5 時間とした。フッ化水素酸 125 の濃度とエッチング時間は、第1基板 101 のガラスを完全にエッチングすることができるならば、変更しても問題はない。

【0021】

上記フッ化水素酸 125 によるエッチングの結果、図 1 (5) に示すように、第 1 基板 101 [前記図 1 (4) 参照] が完全にエッチングされ、第 1 耐 HF 層 102 が露出される。

【0022】

ここで、図 3 (1) に示すように、第 1 耐 HF 層 102 であるモリブデン層にピンホール 132 が存在していた場合には、酸化珪素からなる第 1 絶縁層 103 において上記ピンホール 132 が接する位置がフッ化水素酸によりエッチングされる。すなわち、ピンホール 132 が第 1 絶縁膜 103 に延長形成されることになる。しかしながら、第 2 耐 HF 層 104 のモリブデン層には、上記第 1 耐 HF 層 102 に形成されているピンホール 132 と同じ位置にピンホール 134 が形成されている可能性は極めて低いため、フッ化水素酸は第 2 耐 HF 層 104 よりも薄膜デバイス層 121 側には侵入しない。もし、第 2 耐 HF 層 104 が形成されていない場合には、ピンホール 132 を通って侵入してきたフッ化水素酸は薄膜デバイス層 121 まで侵入し、そのフッ化水素酸が薄膜デバイス層 121 を破壊することになる。

【0023】

次に、図 3 (2) に示すように、混酸 [例えば、リン酸 (H_3PO_4) 72wt% と硝酸 (HNO_3) 3wt% と酢酸 (CH_3COOH) 10wt%] により、第 1 耐 HF 層 102 [前記図 3 (1) 参照] であるモリブデン層 (厚さ: 500 nm) をエッチングした。上記混酸で 500 nm の厚さのモリブデン層をエッチングするのに必要な時間は約 1 分である。この混酸は第 1 絶縁層 103 である酸化珪素をエッチングしないため、第 1 絶縁層 103 で自動的にエッチングが停止する。そして第 1 耐 HF 層に形成されていたピンホール 132 [前記図 3 (1) 参照] があった位置は、侵入したフッ化水素酸により第 1 絶縁層 103 がエッチングされているため、混酸が第 2 耐 HF 層 104 まで浸入することになる。すなわち、ピンホール 132 が第 2 耐 HF 層 104 の途中まで延長形成される。しかしながら、第 2 耐 HF 層 104 の方が第 1 耐 HF 層 102 よりも厚く形成されているため、第 1 耐 HF 層 102 のエッチングが終わっても、まだ第 2 耐 HF 層 104

のエッチングは終わらない。この状態で、水で洗浄するなどして、混酸によるエッチングを終了させると、混酸は薄膜デバイス層 121 まで浸入し得ない。

【0024】

次に図3の(3)に示すように、緩衝フッ酸〔BHF:例えば、フッ化アンモニウム(NH_4F) 6%とフッ化水素酸(HF) 1%と H_2O 93%〕により酸化珪素からなる第1絶縁層 103〔前記図3(2)参照〕をエッチングした。この緩衝フッ酸は、例えば100nmの厚さの酸化珪素(SiO_2)をエッチングするのに約1分であり、モリブデンからなる第2耐HF層 104をエッチングしないため、このエッチングは第2耐HF層 104で自動的に停止する。第2耐HF層 104にピンホール 134があった場合は、緩衝フッ酸は、第1絶縁層 103〔前記図3の(2)参照〕のエッチングが終わった後に、薄膜デバイス層 121側に進入しようとするが、第2絶縁層 105の膜厚が500nmと第1絶縁層 103より厚いため、オーバーエッチを考慮しても、緩衝フッ酸は第2絶縁層 105の途中までしか浸入できず、薄膜デバイス層 121までは到達しない。

【0025】

次に、図3(4)に示すように、1000nmの厚さのモリブデン層からなる第2耐HF層 104〔前記図3の(3)参照〕を上記説明したのと同様な混酸でエッチングした。この混酸によって1000nmの厚さのモリブデン層をエッチングするのに必要な時間は約2分である。この混酸は、酸化珪素(SiO_2)からなる第2絶縁層 105をエッチングしないため、混酸によるエッチングは第2絶縁層 105で自動的に停止する。緩衝フッ酸により形成された第2絶縁層 105のピンホール 134は、薄膜デバイス層 121まで到達していないため、混酸がピンホール 134により薄膜デバイス層 121まで到達することもない。

【0026】

上記第2絶縁層 105は可視光線に対して透明な絶縁物である酸化珪素からなるために、剥離する必要は特になく、したがって、今回のプロセスでも第2絶縁層 105の剥離は行わなかった。

【0027】

上位実施の形態では、耐HF層として、第1、第2耐HF層 102、104と

もにモリブデンを使用した、タングステン、アモルファスシリコン、多結晶シリコン、酸化アルミニウム (Al_2O_3)、フッ化マグネシウム (MgF_2)、フッ化カルシウム (CaF_2)、炭化珪素 (SiC)、アモルファスダイヤモンド、ベンゾシクロブテン、ポリイミド等耐フッ酸性のあるものならなんでもよい。これらの材料を、第1、第2耐HF層102、104に用いた場合は、それぞれの層を除去できるような薬液によるウェットエッチング、またはそれぞれの層を除去できるようなエッチングガスを用いたドライエッチングを行えばよい。例えば、多結晶シリコンを用いた場合には、テトラフルオロメタン (CF_4) と酸素 (O_2) とを混合したエッチングガスを用いた反応性イオンエッチング (RIE) のようなドライエッチングを使用して除去すればよい。この際、第1耐HF層102、第2耐HF層104が同種の薬品でエッチングされる場合は、第1耐HF層102の方が早くエッチング終わるようにしなければならない。これは、第1耐HF層102を薬液でエッチングする際に、薬液が第1耐HF層102のピンホール132を通過して第2耐HF層104まで浸透した場合、第1耐HF層102をエッチングする時間内に、第2耐HF層104がすべてエッチングされてしまわないようにするためである。

【0028】

次に、図4(1)に示すように、上記エッチング後に、薄膜デバイス層121の裏面側、すなわち第2絶縁膜105表面に、第2接着層127を、例えば回転塗布技術により例えば紫外線硬化接着剤を塗布して形成した。

【0029】

次に、図4(2)に示すように、第2接着層127を形成した後に、この第2接着層127に第3基板128を貼り付けた。この第3基板128にはプラスチック基板を用いた。このプラスチック基板には、例えば厚さが0.2mmのポリカーボネートフィルムを用い、紫外線を照射して、紫外線硬化接着剤からなる第2接着層127を硬化させた。ここではプラスチック基板にポリカーボネートを用いたが、ポリカーボネートに限らず、他のプラスチックを用いてもよい。

【0030】

次に、図4(3)に示すように、上記基板をアルコール(図示せず)中に浸漬

し、ホットメルト接着剤からなる第1接着層123を溶かして第2基板124を外し、第3基板128上に第2接着層127、第2絶縁膜105を介して薄膜デバイス層121が載ったアクティブ基板を得た。

【0031】

この後は、図示はしないが、上記アクティブ基板を対向基板と張り合わせ、基板間に設けた隙間に液晶を注入し、液晶セルとした。これは、一般的に行われている液晶セル組み立て工程で行えばよい。

【0032】

上記薄膜デバイスの製造方法では、第1基板を分離または除去する際に使用する薬液（フッ化水素酸）と同種の薬液により第1絶縁層103を除去する際に、第1基板101のエッチングレートよりも、第1絶縁層103のエッチングレートの方が遅いことが望ましい。また、第1、第2耐HF層102、104は、同種の薬液（例えば上記混酸）でエッチングすることができるものからなる場合で、それらを同種の薬液（例えば上記混酸）でエッチングした場合、第1基板101に近い方の第1耐HF層102が、第2耐HF層104よりもエッチングが早く終了するものからなることが望ましい。上記の場合には、第1耐HF層102が第2耐HF層104よりも薄く形成されている。

【0033】

上記薄膜デバイスの製造方法では、薬液から薄膜デバイス層121を保護する保護層106を、第1基板101を分離または除去する際に使用するフッ化水素酸に対して耐性を有する少なくとも2層、すなわちモリブデンからなる第1、第2耐HF層102、104で形成することから、実質的に保護層は2重以上となる。したがって、フッ化水素酸に接触する側に近い保護層（第1耐HF層102）に形成されたピンホール132を通して次の保護層（第2耐HF層104）に達したとしても、第2耐HF層104でフッ化水素酸が薄膜デバイス層121側に侵入するのを防ぐことができる。これは、第1基板101を分離または除去する際に使用するフッ化水素酸に対して耐性のある第1、第2耐HF層102、104に存在しているピンホール132、134は、非常に微細なものであり、かつランダムに発生するものであるため、第1基板101を分離または除去する際

に使用するフッ化水素酸に対して耐性のある第1、第2耐HF層102、104が2層合った場合、ピンホール132、134が同じ位置にできる確率は極めて低いことを利用している。例えば、第1基板101を分離または除去する際に使用するフッ化水素酸に対して耐性のある第1、第2耐HF層102、104にピンホール132、134が空いており、フッ化水素酸が第1耐HF層102を超えたとしても、第2層目の第2耐HF層104があるため、そこでフッ化水素酸の侵入は止まってしまう。したがって、フッ化水素酸に対して耐性を有する第1、第2耐HF層102、104によって薄膜デバイス層121へのフッ化水素酸の侵入は確実に防げる。これにより、転写による欠陥を減らすことができる。

【0034】

本発明の薄膜デバイスの製造方法に係る第2実施の形態を、図5～図7の製造工程図によって説明する。第2実施の形態では、転写方式によりプラスチック基板に反射型アクティブ基板を作製し液晶表示装置を作製した。

【0035】

図5(1)に示すように、製造基板となる第1基板201に厚さ0.4～1.1mm程度のガラス基板もしくは石英基板を用いる。そして、例えばスパッタリング法により、第1基板(例えば厚さが0.7mmのガラス基板)201上に、保護層205となるもので、フッ化水素およびフッ化水素酸に耐性を有する第1耐HF層202、フッ化水素およびフッ化水素酸に耐性を有する第2耐HF層203、第1絶縁層204を下層より順に形成する。上記第1耐HF層202は、例えばモリブデン(Mo)薄膜を例えば厚さ500nmに成膜して形成する。上記第2耐HF層203は、例えばアモルファスシリコン(a-Si)層を例えば厚さ200nmに成膜して形成する。上記第1絶縁層204は、例えば酸化珪素層(SiO₂)を500nmの厚さに成膜して形成する。上記モリブデン薄膜はスパッタリング法にて形成し、上記アモルファスシリコン層および酸化珪素層はプラズマCVD(化学的気相成長)法により形成した。

【0036】

その後、図6に示すように、前記第1実施の形態と同様にして、低温ポリシリコンボトムゲート型薄膜トランジスタ(TFT)プロセスで薄膜トランジスタ(

TFT) を形成した。前記第 1 実施の形態と異なる部分は、反射型液晶のため、画素電極 216 が ITO ではなく銀 (Ag) を使用し、この銀 (Ag) を反射板としても利用している点である。また、メタクリル酸メチル樹脂系の樹脂による平坦化層 215 を形成する際に、光を正反射させないようにしたため、平坦化層に凹凸をつけ、その上に成膜される銀 (Ag) にも凹凸がつくようにしている点である。

【0037】

すなわち、保護層 205 上にゲート電極 206 を例えば厚さが例えば 100 nm の厚さのモリブデン膜で形成する。このゲート電極 206 は、一般的なフォトリソグラフィ技術およびエッチングにより形成した。このゲート電極 206 上を被覆するように、例えばプラズマ CVD 法によって、酸化珪素 (SiO_2) 層、または酸化珪素 (SiO_2) 層と窒化珪素 (SiN_x) 層との積層体からなるゲート絶縁膜 207 を形成した。さらに連続的に非晶質シリコン層 (厚さ 30 nm ~ 100 nm) を形成した。この非晶質シリコン層に波長 308 nm の XeCl エキシマレーザ光をパルス照射して熔融再結晶化し結晶シリコン層としてポリシリコン層を作製した。このポリシリコン層を用いて、チャネル形成領域となるポリシリコン層 208 を形成し、その両側に n^- 型ドープ領域からなるポリシリコン層 209、 n^+ 型ドープ領域からなるポリシリコン層 210 を形成した。このように、アクティブ領域は高いオン電流と低いオフ電流を両立するための LDD (Lightly Doped Drain) 構造とした。またポリシリコン層 208 上には n^- 型のリンイオン打込み時にチャネルを保護するためのストッパー層 211 を例えば酸化珪素 (SiO_2) 層で形成した。

【0038】

さらに、プラズマ CVD 法によって、酸化珪素 (SiO_2) 層、または酸化珪素 (SiO_2) 層と窒化珪素 (SiN_x) 層との積層体からなるパッシベーション膜 212 を形成した。このパッシベーション膜 212 上に、各ポリシリコン層 210 に接続するソース電極 213 およびドレイン電極 214 を例えばアルミニウムで形成した。

【0039】

次に、素子を保護するためと平坦化を行うために、例えばスピンコート法によって、ソース電極 213、ドレイン電極 214等を覆うように、パッシベーション膜 212上に平坦化膜 215を例えばメタクリル酸メチル樹脂系の樹脂で形成した。この平坦化膜 215は、この次に形成する画素電極に凹凸がつくように、平坦化膜 215表面に凹凸をつけ、またソース電極 213に通じるコンタクトホールを形成した。その後、例えばスパッタリング法によって、例えば銀 (Ag) を成膜してコンタクトホールを通じてソース電極 213に接続する画素電極 216を平坦化膜 215上に形成した。

【0040】

以上の工程により、第1基板 201上に反射型のアクティブマトリックス基板が作製できた。次に、第1基板 201上の薄膜層をプラスチック基板上に移載する工程を示す。

【0041】

図5(2)に示すように第1基板 201上に第1耐HF層 202、第2耐HF層 203、第1絶縁層 204、薄膜デバイス層 221を形成したものをホットプレート 222で80℃～140℃に加熱しながら、第1接着層 223を、例えばホットメルト接着剤を例えば1mm程度の厚さに塗布して形成した。

【0042】

次に、図5(3)に示すように、上記第1接着層 223上に第2基板 224を載せ、第2基板 224を第1基板 201方向に加圧しながら、室温まで冷却した。上記第2基板 224には、例えば厚さが1mmのモリブデン (Mo) 基板を用いた。または、第2基板 224上にホットメルト接着剤を塗布して、その上に第1耐HF層 202から薄膜デバイス層 221が形成された第1基板 201の薄膜デバイス層 221側を載せてもよい。

【0043】

次に、図5(4)に示すように、第2基板 224を貼り付けた基板をフッ化水素酸 225に浸漬して、第1基板 201のエッチングを行った。このエッチングは、第1耐HF層 202であるモリブデン層がフッ化水素酸 225にエッチングされないため、このエッチングは第1耐HF層 202で自動的に停止する。ここ

で用いたフッ化水素酸 225 は、一例として、重量濃度が 50% のもので、このエッチング時間は 3.5 時間とした。フッ化水素酸 225 の濃度とエッチング時間は、ガラスが完全にエッチングできるならば、変更しても問題はない。

【0044】

上記フッ化水素酸 225 によるエッチングの結果、図 5 (5) に示すように、第 1 基板 201 [前記図 5 (4) 参照] が完全にエッチングされ、第 1 耐 HF 層 202 が露出される。

【0045】

ここで、図 7 に示すように、第 1 耐 HF 層 202 であるモリブデン層にピンホール 232 が存在していた場合には、このピンホール 232 を通ってフッ化水素酸が第 2 耐 HF 層 203 まで侵入しようとするが、上記第 2 耐 HF 層 203 には、上記第 1 耐 HF 層 202 に形成されているピンホール 232 と同じ位置にピンホール 233 が形成されている可能性は極めて低いため、フッ化水素酸は第 2 耐 HF 層 203 よりも薄膜デバイス層 221 側には侵入しない。もし、第 2 耐 HF 層 203 が形成されていない場合には、ピンホール 232 を通って侵入してきたフッ化水素酸は薄膜デバイス層 221 まで侵入し、そのフッ化水素酸が薄膜デバイス層 221 を破壊することになる。

【0046】

第 2 実施の形態は、反射型の液晶表示装置であるため、薄膜デバイス層 221 の下に、不透明な層があっても表示上は問題がなく、この後は、アクティブ基板と対向基板とを張り合わせ、アクティブ基板と対向基板との間に液晶を注入し、液晶セルとした。これは、一般的に行われているの液晶セル組み立て工程で行えばよい。

【0047】

上記第 2 実施の形態の薄膜デバイスの製造方法では、上記第 1 耐 HF 層 202 と第 2 耐 HF 層 203 とは、同種の薬液（上記混酸）によってエッチングされない材質であることが望ましい。

【0048】

上記第 2 実施の形態の薄膜デバイスの製造方法では、薬液から薄膜デバイス層

221を保護する保護層205を、第1基板201を分離または除去する際に使用するフッ化水素酸に対して耐性を有する少なくとも2層、すなわちモリブデンからなる第1耐HF層202とアモルファスシリコンからなる第2耐HF層203とで形成することから、実質的に保護層は2重以上となる。したがって、フッ化水素酸に接触する側に近い保護層（第1耐HF層202）に形成されたピンホール232を通過して次の保護層（第2耐HF層203）に達したとしても、第2耐HF層203でフッ化水素酸が薄膜デバイス層221側に侵入するのを防ぐことができる。これは、第1基板201を分離または除去する際に使用するHFに対して耐性のある第1、第2耐HF層202、203に存在しているピンホール232、233は、非常に微細なものであり、かつランダムに発生するものであるため、第1基板201を分離または除去する際に使用するHFに対して耐性のある第1、第2耐HF層202、203が2層合った場合、ピンホール232、233が同じ位置にできる確率は極めて低いことを利用している。例えば、第1基板201を分離または除去する際に使用するフッ化水素酸に対して耐性のある第1、第2耐HF層202、203にピンホール232、233が空いており、フッ化水素酸が第1耐HF層202を超えたとしても、第2層目の第2耐HF層203があるため、そこでフッ化水素酸の侵入は止まってしまう。したがって、フッ化水素酸に対して耐性を有する第1、第2耐HF層202、203によって薄膜デバイス層221へのフッ化水素酸の侵入は確実に防げる。これにより、転写による欠陥を減らすことができる。

【0049】

本発明の薄膜デバイスの製造方法に係る第3実施の形態を、図8～図10の製造工程図によって説明する。この第3実施の形態では、転写方式によりプラスチック基板にアクティブマトリックス基板を作製しアクティブマトリックス型有機エレクトロルミネッセンス（EL）ディスプレイを作製した。

【0050】

図8（1）に示すように、製造基板となる第1基板301に厚さ0.4～1.1mm程度のガラス基板もしくは石英基板を用いる。そして、例えばスパッタリング法により、第1基板（例えば厚さが0.7mmのガラス基板）301上に、

保護層 305 となるもので、フッ化水素およびフッ化水素酸に耐性を有する第 1 耐 HF 層 302、フッ化水素およびフッ化水素酸に耐性を有する第 2 耐 HF 層 303、第 1 絶縁層 304 を下層より順に形成する。上記第 1 耐 HF 層 302 は、例えばモリブデン (Mo) 膜を例えば厚さ 500 nm に成膜して形成する。上記第 2 耐 HF 層 303 は、例えば酸化アルミニウム (Al_2O_3) 膜を例えば厚さ 200 nm に成膜して形成する。上記第 1 絶縁層 304 は、例えば酸化珪素層 (SiO_2) を 500 nm の厚さに成膜して形成する。上記モリブデン膜および酸化アルミニウム膜はスパッタリング法にて形成し、上記酸化珪素層はプラズマ CVD (化学的気相成長) 法により形成した。

【0051】

その後、薄膜デバイス層として、例えば「'99 最新液晶プロセス技術」(プレスジャーナル 1998 年発行、53 頁～59 頁)、「フラットパネル・ディスプレイ 1999」(日経 BP 社、1998 年発行、132 頁～139 頁)に記載されているような低温ポリシリコンボトムゲート型薄膜トランジスタ (TFET) プロセスで薄膜トランジスタ (TFET) を形成した。その上に有機 EL 素子を形成した。

【0052】

すなわち、図 9 に示すように、保護層 305 上にゲート電極 306 を例えばモリブデン膜で形成する。このゲート電極 306 は、一般的なフォトリソグラフィ技術およびエッチングにより形成した。このゲート電極 306 上を被覆するように、例えば酸化珪素 (SiO_2) 層、または酸化珪素 (SiO_2) 層と窒化珪素 (SiN_x) 層との積層体からなるゲート絶縁膜 307 を形成した。さらに連続的に非晶質シリコン層 (厚さ 30 nm～100 nm) を形成した。この非晶質シリコン層に波長 308 nm の XeCl エキシマレーザ光をパルス照射して熔融再結晶化し結晶シリコン層としてポリシリコン層を作製した。このポリシリコン層を用いて、チャネル形成領域となるポリシリコン層 308 を形成し、その両側に n^- 型ドープ領域からなるポリシリコン層 309、 n^+ 型ドープ領域からなるポリシリコン層 310 を形成した。このように、アクティブ領域は高いオン電流と低いオフ電流を両立するための LDD (Lightly Doped Drain) 構造とした。また

ポリシリコン層 308 上には n - 型のリンイオン打込み時にチャネルを保護するためのストッパー層 311 を例えば酸化珪素 (SiO_2) 層で形成した。

【0053】

さらに、プラズマ CVD 法によって、酸化珪素 (SiO_2) 層、または酸化珪素 (SiO_2) 層と窒化珪素 (SiN_x) 層との積層体からなるパッシベーション膜 312 を形成した。このパッシベーション膜 312 上に、各ポリシリコン層 310 に接続するソース電極 313 およびドレイン電極 314 を例えばアルミニウムで形成した。

【0054】

次に、例えばスピコート法によって、ソース電極 313、ドレイン電極 314 等を覆うように、パッシベーション膜 312 上に保護絶縁層 315 を例えばメタクリル酸メチル樹脂系樹脂で形成した後、一般的なフォトリソグラフィ技術およびエッチング技術により、ソース電極 313 と後に形成する有機 EL 素子のアノード電極とを接続できるように、その部分の保護絶縁層 315 を取り除いた。

【0055】

次に、保護絶縁層 315 上に、有機 EL 素子を形成した。有機 EL 素子は、アノード電極 316 と有機層とカソード電極 319 とで構成されている。アノード電極 316 は、例えばスパッタリング法でアルミニウム (Al) 膜を形成し、各 TFT のソース電極 313 に接続され、個別に電流を流せるようになっている。

【0056】

有機層は、有機正孔輸送層 317 と有機発光層 318 を積層させた構造とした。有機正孔輸送層 317 としては、例えば銅フタロシアニンを蒸着により 30 nm の厚さに形成した。有機発光層 318 は、緑色として、 Alq_3 [tris(8-quinolinolato)aluminium(III)] を 50 nm の厚さに、青色として、バソクプロイン (Bathocuproine : 2,9-dimethyl-4,7-diphenyl-1,10-phenanthroline) を 14 nm の厚さに、赤色として BSB-BCN [2,5-bis {4-(N-methoxyphenyl-N-phenyl amino)styryl} benzene-1,4-dicarbonitrile] を 30 nm の厚さにそれぞれ蒸着した。

【0057】

カソード電極 319 としては、酸化インジウム錫 ($\text{In}_2\text{O}_3 + \text{SnO}_2$ 、以下 ITO という) を使用した。

【0058】

今回は、有機 EL 素子として、上記構造を用いたが、電極に、電子輸送層、正孔輸送層、電子注入層、正孔注入層、電子阻止層、正孔阻止層、発光層を組み合わせた公知の構造を用いてもよい。

【0059】

さらに、カソード電極 319 を覆う形で、パッシベーション膜 320 を形成した。今回、パッシベーション膜 320 は、スパッタリング法により窒化シリコン (Si_3O_4) 膜を例えば 300 nm の厚さに形成した。このパッシベーション膜 320 は、その他、CVD 法、蒸着法などで形成してもよい。

【0060】

以下、TFT 層から有機 EL 層までを薄膜デバイス層と呼ぶこととする。次に、第 1 基板 301 上の薄膜デバイス層をプラスチック基板上に移載する工程を示す。

【0061】

図 8 (2) に示すように第 1 基板 301 上に第 1 耐 HF 層 302、第 2 耐 HF 層 303、第 1 絶縁層 304、薄膜デバイス層 321 を形成したものをホットプレート 322 で 80℃～140℃に加熱しながら、第 1 接着層 323 を、例えばホットメルト接着剤を例えば 1 mm 程度の厚さに塗布して形成した。

【0062】

次に、図 8 (3) に示すように、上記第 1 接着層 323 上に第 2 基板 324 を載せ、第 2 基板 324 を第 1 基板 301 方向に加圧しながら、室温まで冷却した。上記第 2 基板 324 には、例えば厚さが 1 mm のモリブデン (Mo) 基板を用いた。または、第 2 基板 324 上にホットメルト接着剤を塗布して、その上に第 1 耐 HF 層 302 から薄膜デバイス層 321 が形成された第 1 基板 301 の薄膜デバイス層 321 側を載せてもよい。

【0063】

次に、図8（4）に示すように、第2基板324を貼り付けた基板をフッ化水素酸325に浸漬して、第1基板301のエッチングを行った。このエッチングは、第1耐HF層302であるモリブデン層がフッ化水素酸325にエッチングされないため、このエッチングは第1耐HF層302で自動的に停止する。ここで用いたフッ化水素酸325は、一例として、重量濃度が50%のもので、このエッチング時間は3.5時間とした。フッ化水素酸325の濃度とエッチング時間は、ガラスが完全にエッチングできるならば、変更しても問題はない。

【0064】

上記フッ化水素酸325によるエッチングの結果、図8（5）に示すように、第1基板301〔前記図8（4）参照〕が完全にエッチングされ、第1耐HF層302が露出される。

【0065】

ここで、図10（1）に示すように、第1耐HF層302であるモリブデン層にピンホール332が存在していた場合には、このピンホール332を通してフッ化水素酸が第2耐HF層303まで侵入しようとするが、上記第2耐HF層303には、上記第1耐HF層302に形成されているピンホール332と同じ位置にピンホール333が形成されている可能性は極めて低いため、フッ化水素酸は第2耐HF層303よりも薄膜デバイス層321側には侵入しない。もし、第2耐HF層303が形成されていない場合には、ピンホール332を通して侵入してきたフッ化水素酸は薄膜デバイス層321まで侵入し、そのフッ化水素酸が薄膜デバイス層321を破壊することになる。

【0066】

次に、図10（2）に示すように、混酸〔例えば、リン酸（ H_3PO_4 ）72wt%と硝酸（ HNO_3 ）3wt%と酢酸（ CH_3COOH ）10wt%〕により、第1耐HF層302〔前記図10（1）参照〕であるモリブデン層（厚さ：500nm）をエッチングした。上記混酸で500nmの厚さのモリブデン層をエッチングするのに必要な時間は約1分である。この混酸は第2耐HF層303である酸化アルミニウムをエッチングしないため、第2耐HF層303で自動的にエッ

チングが停止する。

【0067】

上記第3実施の形態では、第1耐HF層302を溶剤（上記混酸）を用いて除去したが、ドライエッチングにより除去してもよい。第1耐HF層302であるモリブデンは、六フッ化イオウ（ SF_6 ）と酸素（ O_2 ）とを混合したガスを用いたドライエッチング（例えば反応性イオンエッチング）により除去することができる。この条件では、第2耐HF層303である酸化アルミニウム層をエッチングしないため、第2耐HF層303で自動的にエッチングが停止する。

【0068】

また、上記第2耐HF層303、第1絶縁層304はともに、可視光線に対して透明であり、かつ絶縁層であるため、除去する必要がない。そのため、上記実施の形態では、第2耐HF層303および第1絶縁層304は除去していない。

【0069】

上記第3実施の形態は、前記第2実施の形態と比較して、第2耐HF層303が透明な材料で形成されているため、エッチングする必要がなく、エッチング工程が少なくなるという利点がある。

【0070】

また、上記第1耐HF層302は、モリブデンで形成したが、上記第2耐HF層303と異なる材料であればよく、例えば、タングステン、アモルファスシリコン、多結晶シリコン、酸化アルミニウム、フッ化マグネシウム（ MgF_2 ）、フッ化カルシウム（ CaF_2 ）、炭化珪素（ SiC ）、アモルファスダイヤモンド、ベンゾシクロブテン、ポリイミド等を用いてよい。また、上記第2耐HF層303には、酸化アルミニウムを用いたが、フッ化マグネシウム（ MgF_2 ）、フッ化カルシウム（ CaF_2 ）、透明ポリイミド等、透明な材料を用いることもできる。ただし、第1耐HF層302と第2耐HF層303とは、同種の薬液でエッチングされないことが条件となる。

【0071】

その後のプラスチック基板を張り合わせ、ホットメルト接着剤を除去する工程までは、前記第1実施の形態もしくは第2実施の形態と同様に行えばよい。以上

の工程により、プラスチック基板上に薄膜デバイス層を作製した後は、通常の有機EL用の製造工程を行うことで、表示デバイスとすることができる。

【0072】

上記第3実施の形態の薄膜デバイスの製造方法では、薬液から薄膜デバイス層321を保護する保護層305を、第1基板301を分離または除去する際に使用するフッ化水素酸に対して耐性を有する少なくとも2層、すなわちモリブデンからなる第1耐HF層302と酸化アルミニウムからなる第2耐HF層303とで形成することから、実質的に保護層は2重以上となる。したがって、フッ化水素酸に接触する側に近い保護層（第1耐HF層302）に形成されたピンホール332を通して次の保護層（第2耐HF層303）に達したとしても、第2耐HF層303でフッ化水素酸が薄膜デバイス層321側に侵入するのを防ぐことができる。これは、第1基板301を分離または除去する際に使用するフッ化水素酸に対して耐性のある第1、第2耐HF層302、303に存在しているピンホール332、333は、非常に微細なものであり、かつランダムに発生するものであるため、第1基板301を分離または除去する際に使用するフッ化水素酸に対して耐性のある第1、第2耐HF層302、303が2層合った場合、ピンホール332、333が同じ位置にできる確率は極めて低いことを利用している。例えば、第1基板301を分離または除去する際に使用するフッ化水素酸に対して耐性のある第1、第2耐HF層302、303にピンホール332、333が空いており、フッ化水素酸が第1耐HF層302を超えたとしても、第2層目の第2耐HF層303があるため、そこでフッ化水素酸の侵入は止まってしまう。したがって、フッ化水素酸に対して耐性を有する第1、第2耐HF層302、303によって薄膜デバイス層321へのフッ化水素酸の侵入は確実に防げる。これにより、転写による欠陥を減らすことができる。

【0073】

次に、本発明の薄膜デバイスの製造方法に係る第4実施の形態を、図11の製造工程図によって説明する。この第4実施の形態では、転写方式によりプラスチック基板に透過型アクティブ基板を作製し液晶表示装置を作製した。

【0074】

図11(1)に示すように、製造基板となる第1基板401に厚さ0.4~1.1mm程度のガラス基板もしくは石英基板を用いる。そして、例えばスパッタリング法により、第1基板(例えば厚さが0.7mmのガラス基板)401上に、分離層402を形成する。この分離層402は、例えばモリブデン(Mo)膜を1000nmの厚さに堆積して形成する。次いで分離層402上に、硝酸による上記分離層402を除去する際の保護層405となるもので、硝酸に耐性を有する第1耐硝酸層403、硝酸に耐性を有する第2耐硝酸層404を下層より順に形成する。上記第1耐硝酸層403は、例えば酸化アルミニウム(Al_2O_3)膜を例えば200nmの厚さに成膜して形成する。上記第2耐硝酸層404は、例えば酸化珪素(SiO_2)膜を例えば500nmの厚さに成膜して形成する。上記モリブデン膜および酸化アルミニウム膜はスパッタリング法にて形成し、上記酸化珪素膜はプラズマCVD(化学的気相成長)法により形成した。

【0075】

その後、図11(2)に示すように、上記保護層405上に、前記第1実施の形態と同様にして、低温ポリシリコンボトムゲート型薄膜トランジスタ(TFT)プロセスで薄膜トランジスタ(TFT)を含む薄膜デバイス層406を形成した。前記第1実施の形態と異なる部分は、薄膜デバイス層406は、基板の端面までは出でず、薄膜デバイス層406端面は、メタクリル酸メチル樹脂系の上部保護層407で覆われている。

【0076】

図11(3)に示すように、前記第1実施の形態と同様に、第1基板401上に分離層402、保護層405、薄膜デバイス層421、上部保護層407を形成したものをホットプレート(図示せず)で80℃~140℃に加熱しながら、第1接着層408を、例えばホットメルト接着剤を、例えば1mm程度の厚さに塗布して形成した。次に、上記第1接着層123上に第2基板409を載せ、第2基板409を第1基板401方向に加圧しながら、室温まで冷却した。上記第2基板409は、例えば厚さが1mmのモリブデン(Mo)を用いた。または、第2基板409上にホットメルト接着剤を塗布して、その上に分離層402から上部保護層407が形成された第1基板401の上部保護層407側を載せても

よい。

【0077】

次に、図11(4)に示すように、第2基板409を貼り付けた基板を硝酸に浸漬して、分離層402のモリブデンのエッチングを行った。このエッチングでは、保護層405、上部保護層407はエッチングされない。硝酸が分離層402の端から染み込み、分離層402のみを除去することによって、第1基板401と薄膜デバイス層421側とが分離する。

【0078】

ここで、図11(5)に示すように、保護層405のうちの第1耐硝酸層403である酸化アルミニウム層にピンホール433が存在していた場合には、ピンホール433を通して、硝酸は酸化珪素からなる第2耐硝酸層404まで浸透する。しかしながら、第2耐硝酸層404の酸化珪素膜には、上記第1耐硝酸層403に形成されているピンホール433と同じ位置にピンホール434が形成されている可能性は極めて低いため、硝酸は第2耐硝酸層404よりも薄膜デバイス層421側には侵入しない。もし、第2耐硝酸層404が形成されていない場合には、ピンホール433を通して侵入してきた硝酸は薄膜デバイス層421まで侵入し、その硝酸が薄膜デバイス層421を破壊することになる。

【0079】

また、上記第1耐硝酸層403、第2耐硝酸層404はともに、可視光線に対して透明であり、かつ絶縁層であるため、除去する必要がない。そのため、上記第4実施の形態では、上記第1耐硝酸層403および第2耐硝酸層404は除去していない。このようにして、アクティブ基板を形成する。

【0080】

その後の工程は、前記第1実施の形態と同様である。すなわち、アクティブ基板と対向基板とを張り合わせ、アクティブ基板と対向基板との間に液晶を注入し、液晶セルとした。これは、一般的に行われているの液晶セル組み立て工程で行えばよい。

【0081】

上記第4実施の形態の薄膜デバイスの製造方法では、薬液から薄膜デバイス層

421を保護する保護層405を、第1基板401を分離する際に使用する硝酸に対して耐性を有する少なくとも2層、すなわち酸化アルミニウムからなる第1耐硝酸層403と酸化珪素からなる第2耐硝酸層404とで形成することから、実質的に保護層は2重以上となる。したがって、硝酸に接触する側に近い保護層（第1耐硝酸層403）に形成されたピンホール433を通過して次の保護層（第2耐硝酸層404）に達したとしても、第2耐硝酸層404で硝酸が薄膜デバイス層421側に侵入するのを防ぐことができる。これは、第1基板401を分離する際に使用する硝酸に対して耐性のある第1、第2耐硝酸層403、404に存在しているピンホール433、434は、非常に微細なものであり、かつランダムに発生するものであるため、第1基板401を分離または除去する際に使用する硝酸に対して耐性のある第1、第2耐硝酸層403、404が2層合った場合、ピンホール433、434が同じ位置にできる確率は極めて低いことを利用している。例えば、第1基板401を分離する際に使用する硝酸に対して耐性のある第1、第2耐硝酸層403、404にピンホール433、434が空いており、硝酸が第1耐硝酸層403を超えたとしても、第2層目の第2耐硝酸層404があるため、そこで硝酸の侵入は止まってしまう。したがって、硝酸に対して耐性を有する第1、第2耐硝酸層403、404によって薄膜デバイス層421への硝酸の侵入は確実に防げる。これにより、転写による欠陥を減らすことができる。

【0082】

次に、本発明の薄膜デバイスの製造方法に係る第5実施の形態を以下に説明する。第5実施の形態では、転写方式によりプラスチック基板に反射型アクティブ基板を作製し液晶表示装置を作製した。第1基板をエッチングするところまでは、前記第2実施の形態と同様である。

【0083】

第5実施の形態は、反射型の液晶表示装置であるため、前記図5（2）に示したように、薄膜デバイス層221の下に、不透明な層（第1耐HF層202）があっても問題はないが、保護層205のモリブデン膜（第1耐HF層202）を除去すると、薄膜デバイス層221の配線と、保護層205のモリブデン等がシ

ョートする不良を回避することができるため、歩留まりが向上する可能性がある。そこで、本実施の形態では、保護層 205 を取り除いた。

【0084】

まず、第1耐HF層 202 であるモリブデン膜（厚さ：500 nm）を混酸（リン酸（ H_3PO_4 ）72%、硝酸（ HNO_3 ）3%、酢酸（ CH_3COOH ）10%）によりエッチングした。500 nmの厚さのモリブデン膜をエッチングするのに必要な時間は約1分である。この混酸は第2耐HF層 203 であるアモルファスシリコン（a-Si）層をエッチングしないため、第2耐HF層 203 で自動的にエッチングが停止する。第2耐HF層 203 にピンホールが空いていた場合は、この混酸は第1絶縁層 204 である酸化珪素（ SiO_2 ）をエッチングしないため、第1絶縁層 204 で自動的に停止する。

【0085】

次に、第2耐HF層 203 であるアモルファスシリコン（a-Si）層（厚さ：100 nm）を水酸化カリウム（ KOH ）溶液（例えば濃度が30%）によりエッチングした。100 nmの厚さのアモルファスシリコン層をエッチングするのに必要な時間は約1分30秒である。この水酸化カリウム（ KOH ）溶液は、第1絶縁層 204 である酸化珪素（ SiO_2 ）をエッチングしないため、第1絶縁層 204 で自動的に停止する。第1絶縁層 204 は絶縁物であるために、剥離する必要は特にないため、今回は剥離を行わなかった。

【0086】

この第5実施の形態は、第1耐HF層 202 と第2耐HF層 203 とが同種の薬品でエッチングされないため、第1耐HF層 202 と第2耐HF層 203 との間にエッチングストッパーとなる絶縁層を入れる必要がなく、第1実施の形態と比べて、成膜回数、エッチング回数が少なくてすむ利点がある。

【0087】

この第5実施の形態では、第1耐HF層 202 にモリブデン、第2耐HF層 203 にアモルファスシリコンを用いたが、タングステン、多結晶シリコン、酸化アルミニウム（ Al_2O_3 ）、フッ化マグネシウム（ MgF_2 ）、フッ化カルシウム（ CaF_2 ）、炭化珪素（ SiC ）、アモルファスダイヤモンド、ベンゾシ

クロブテン、ポリイミド等耐HF性のあるものならなんでもよいが、第1耐HF層202を除去する際の薬品で第2耐HF層203が除去されないことが条件となる。

のちの工程は、第1実施例と同様に行えばよい。

【0088】

上記第5実施の形態では、前記第2実施の形態と同様な作用、効果が得られるとともに、薄膜デバイス層221の配線と、保護層205のモリブデン等がショートする不良を回避することができる。

【0089】

上記第1～第5実施の形態で説明した製造方法により製造される薄膜デバイスは、その製造工程で用いる保護層が第1基板を分離または除去する際に使用する薬液に対して耐性を有する少なくとも2層、すなわち、第1耐HF層および第2耐HF層もしくは第1耐硝酸層および第2耐硝酸層で構成されているものである。したがって、上記薄膜デバイスでは、上記薄膜デバイスの製造方法と同様な作用、効果が得られることから、基板を分離または除去する際にもちる薬液、例えばフッ化水素酸もしくは硝酸によって薄膜デバイス層が侵食を受けない、高い歩留りで生産できる薄膜デバイスとなる。したがって、上記薄膜デバイスを用いて形成される液晶表示装置もしくは有機EL表示装置は、品質の優れたものとなる。

【0090】

【発明の効果】

以上、説明したように本発明の薄膜デバイスの製造方法によれば、薄膜デバイスのプラスチック基板への転写技術において、保護層に生じるピンホールによる薄膜デバイス層への薬液の浸入を防ぐことが可能となり、転写による欠陥を減らすことができるので、品質の高い薄膜デバイスを製造することができるとともに、歩留りの高い薄膜デバイスの製造が行える。

【0091】

本発明の薄膜デバイスによれば、薬液によって薄膜デバイス層が侵食を受けない、高い歩留りで生産できる薄膜デバイスとなる。したがって、本発明の薄膜デ

バイスを用いて形成される液晶表示装置もしくは有機EL表示装置は、品質の優れたものとなる。

【図面の簡単な説明】

【図 1】

本発明の液晶表示装置の製造方法に係る第 1 実施の形態を示す製造工程図である。

【図 2】

本発明の液晶表示装置の製造方法に係る第 1 実施の形態を示す製造工程図である。

【図 3】

本発明の液晶表示装置の製造方法に係る第 1 実施の形態を示す製造工程図である。

【図 4】

本発明の液晶表示装置の製造方法に係る第 1 実施の形態を示す製造工程図である。

【図 5】

本発明の液晶表示装置の製造方法に係る第 2 実施の形態を示す製造工程図である。

【図 6】

本発明の液晶表示装置の製造方法に係る第 2 実施の形態を示す製造工程図である。

【図 7】

本発明の液晶表示装置の製造方法に係る第 2 実施の形態を示す製造工程図である。

【図 8】

本発明の液晶表示装置の製造方法に係る第 3 実施の形態を示す製造工程図である。

【図 9】

本発明の液晶表示装置の製造方法に係る第 3 実施の形態を示す製造工程図であ

る。

【図 10】

本発明の液晶表示装置の製造方法に係る第3実施の形態を示す製造工程図である。

【図 11】

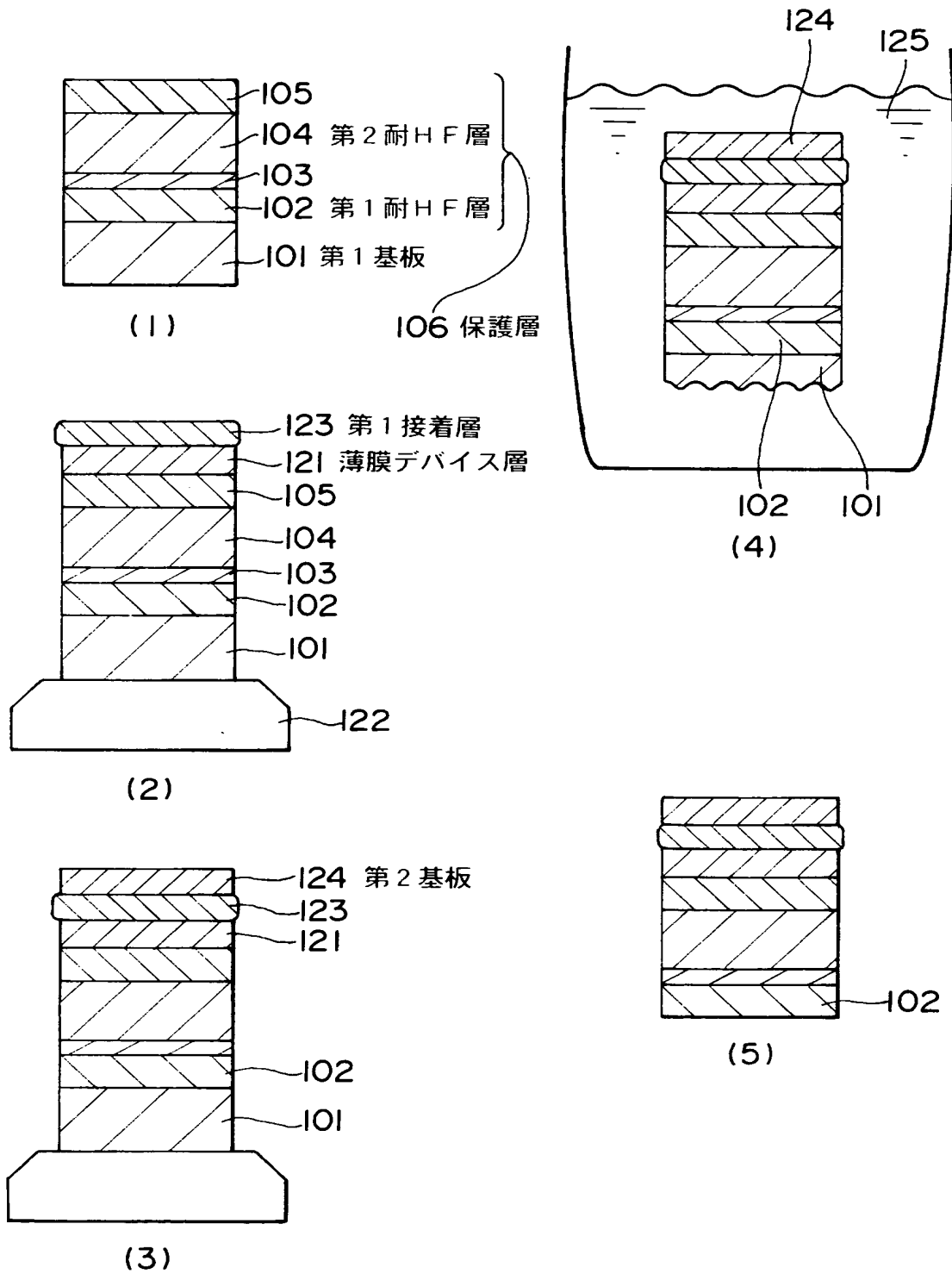
本発明の液晶表示装置の製造方法に係る第4実施の形態を示す製造工程図である。

【符号の説明】

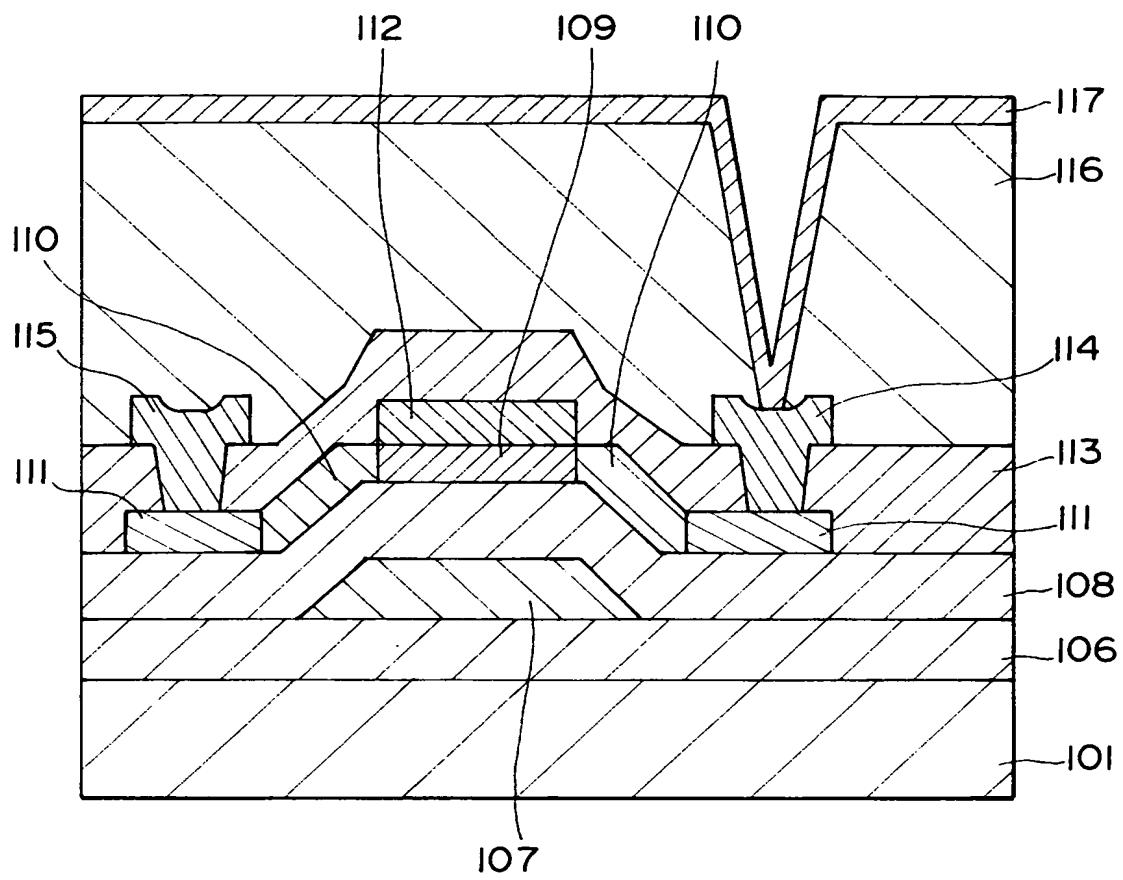
101…第1基板、102…第1耐HF層、104…第2耐HF層、106…保護層、121…薄膜デバイス層、123…第1接着層、124…第2基板、127…第2接着層、128…第3基板

【書類名】 図面

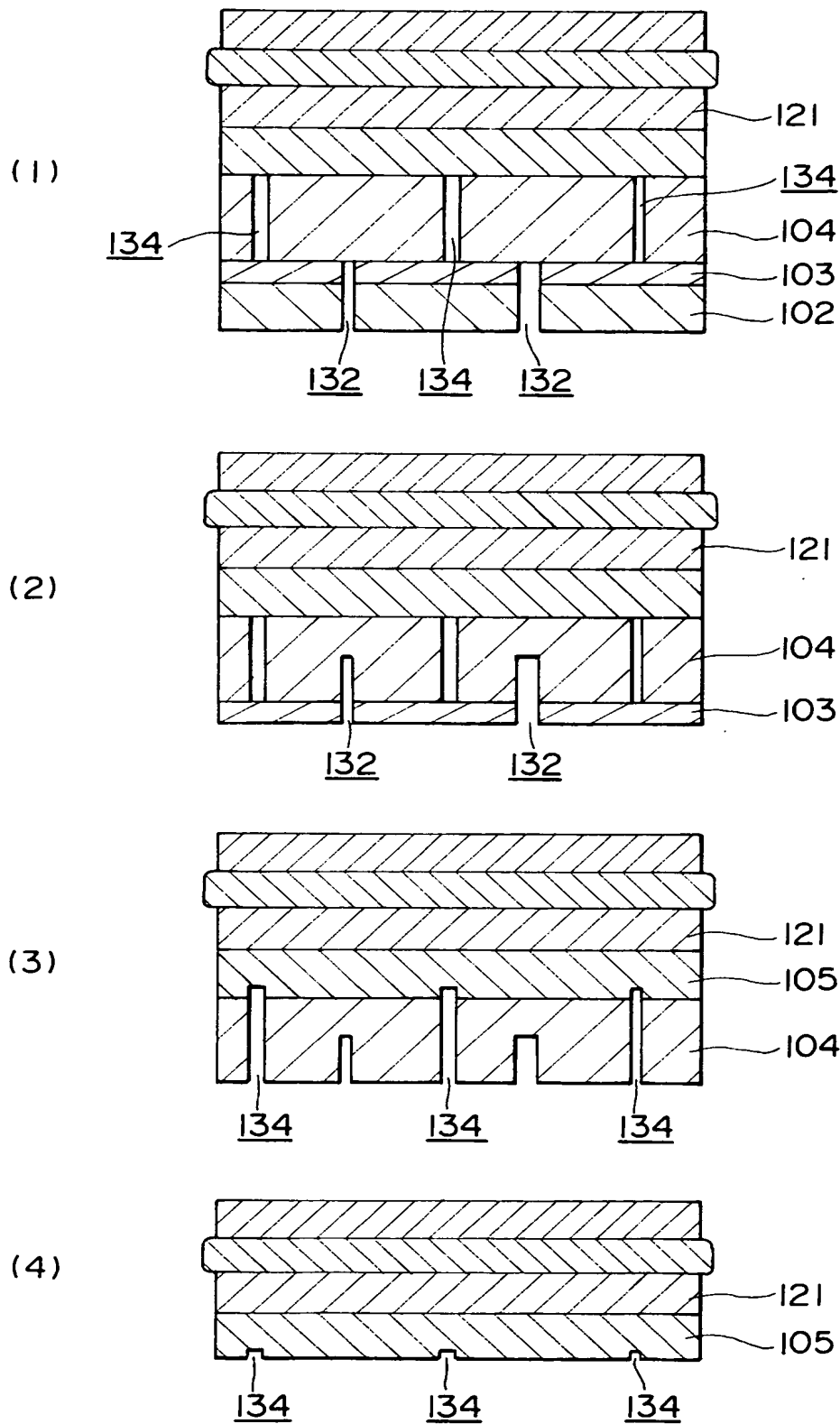
【図 1】



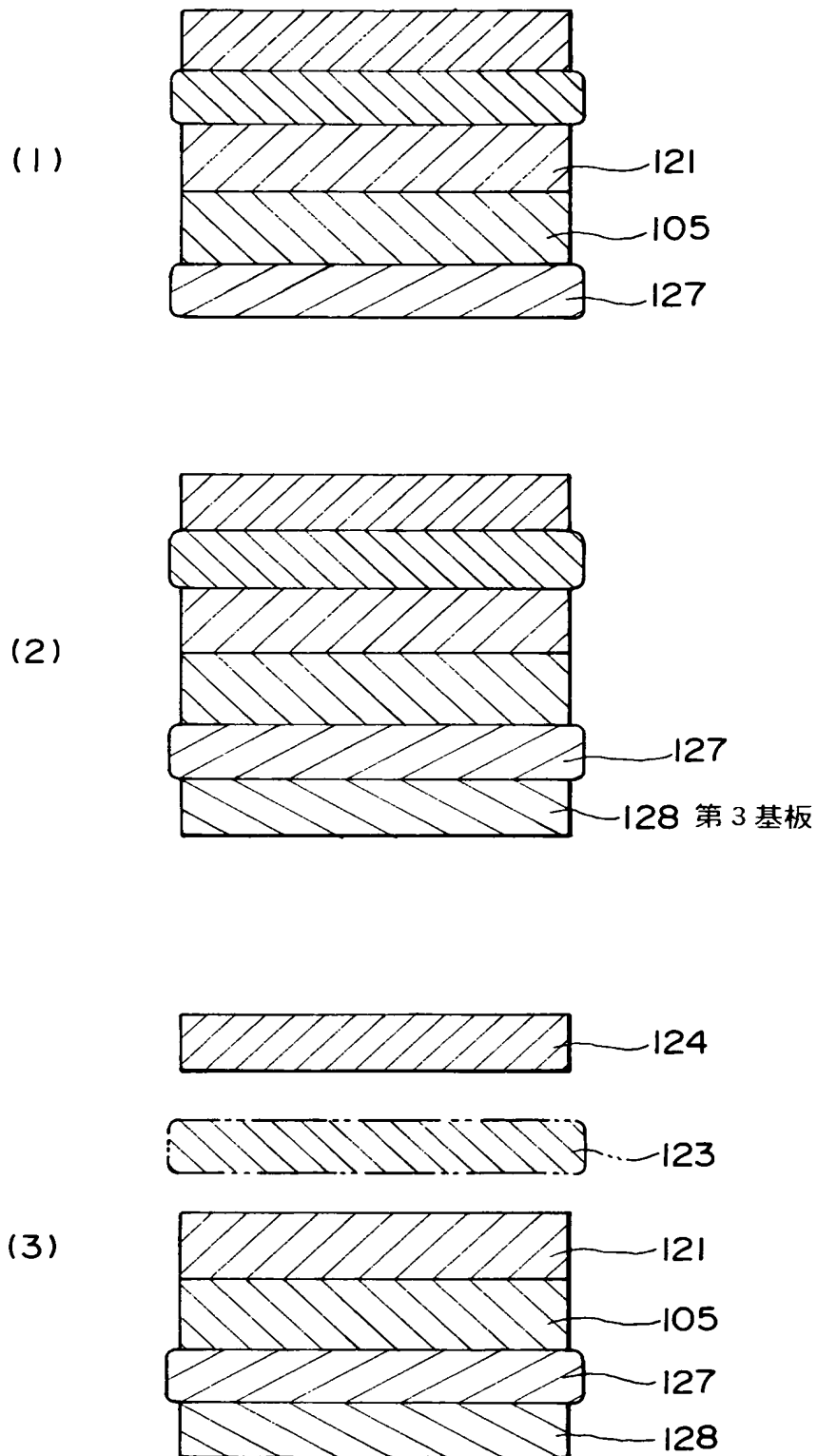
【図 2】



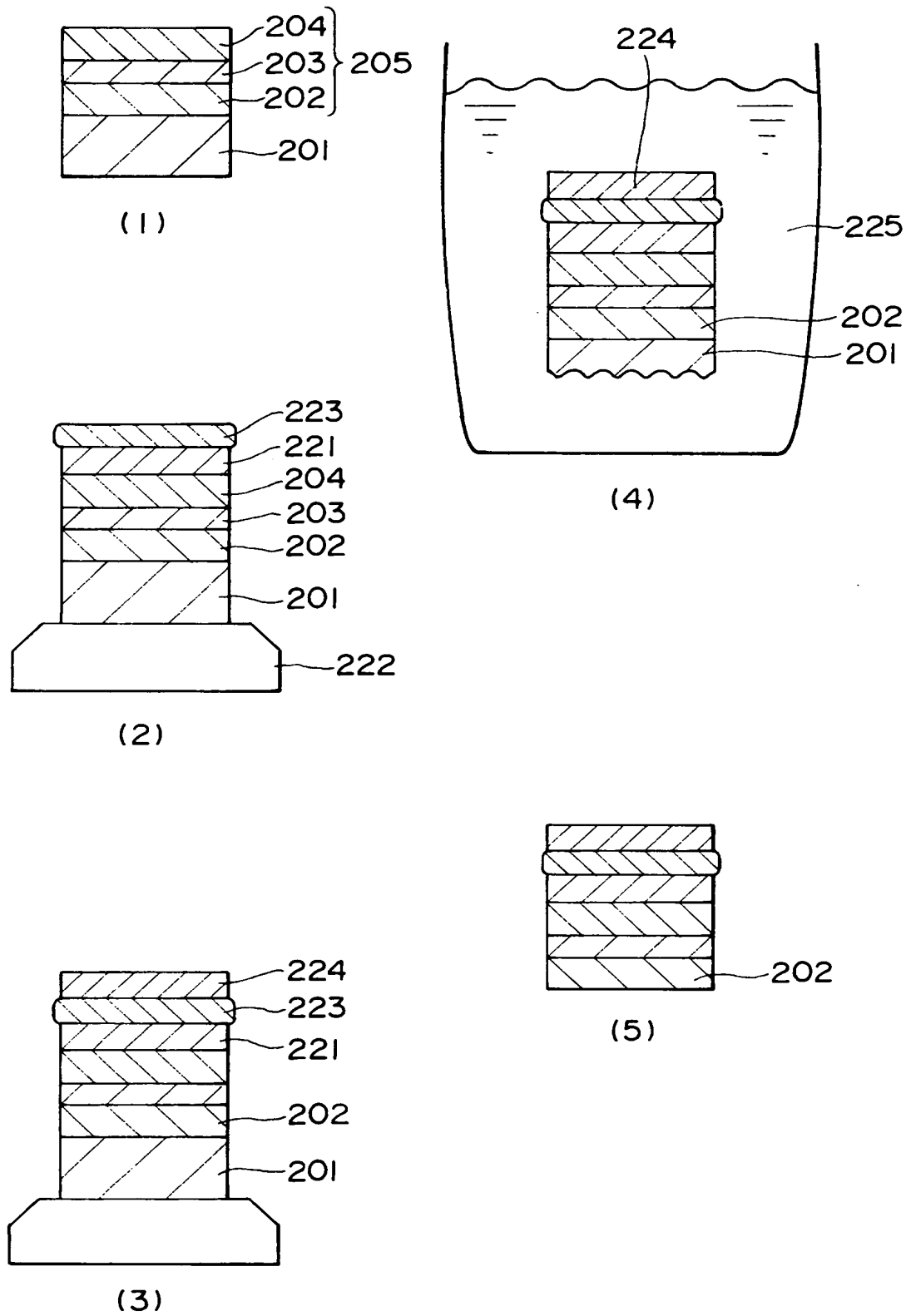
【図 3】



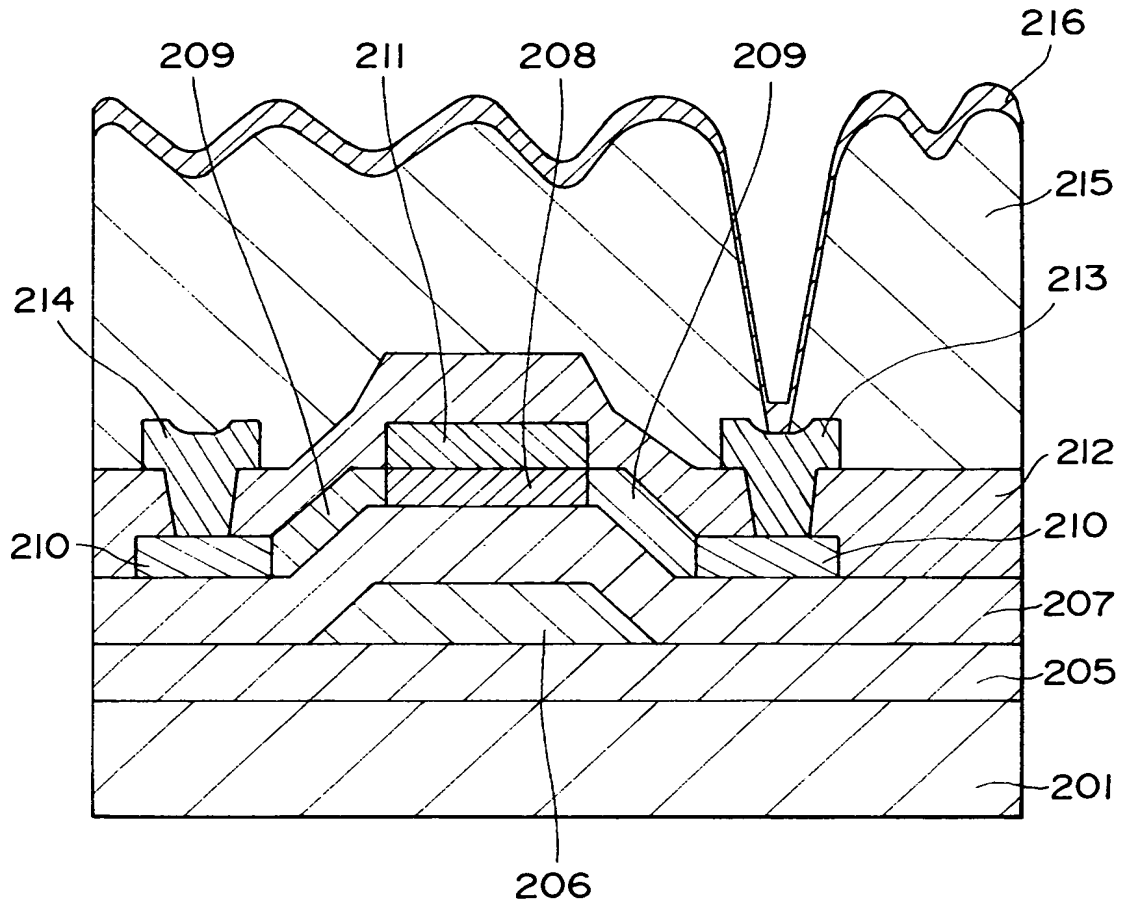
【図 4】



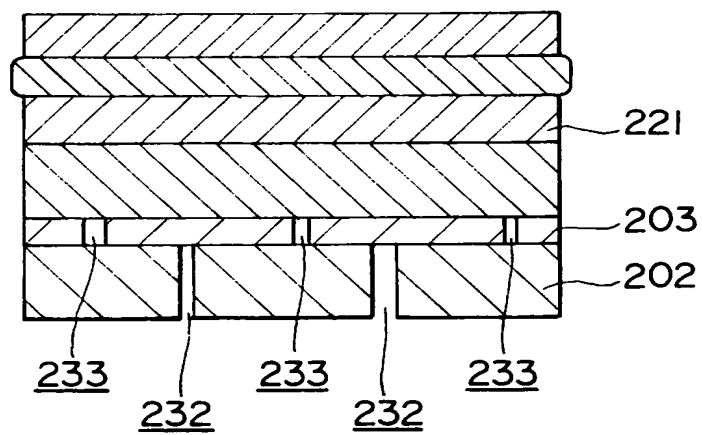
【図 5】



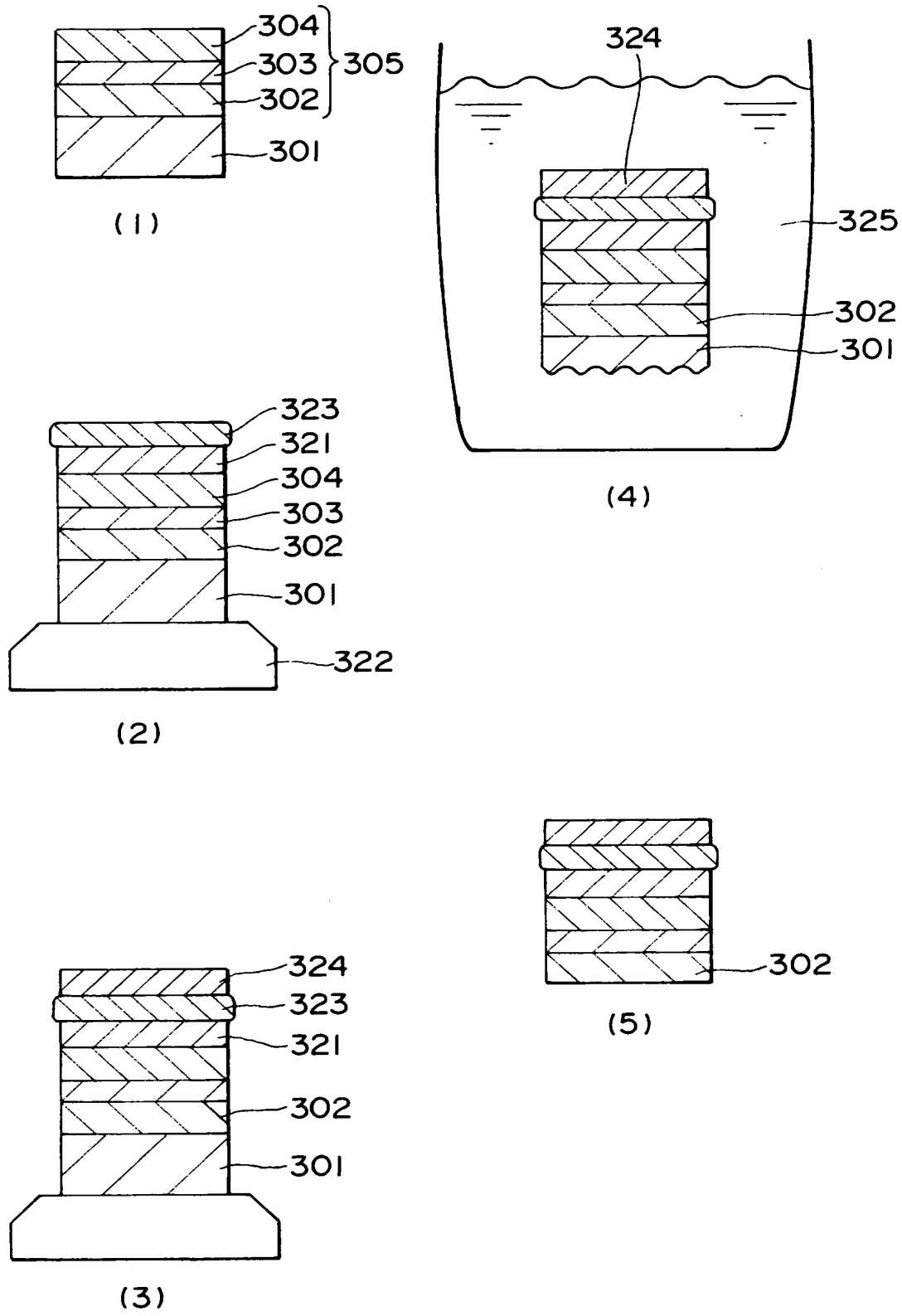
【図 6】



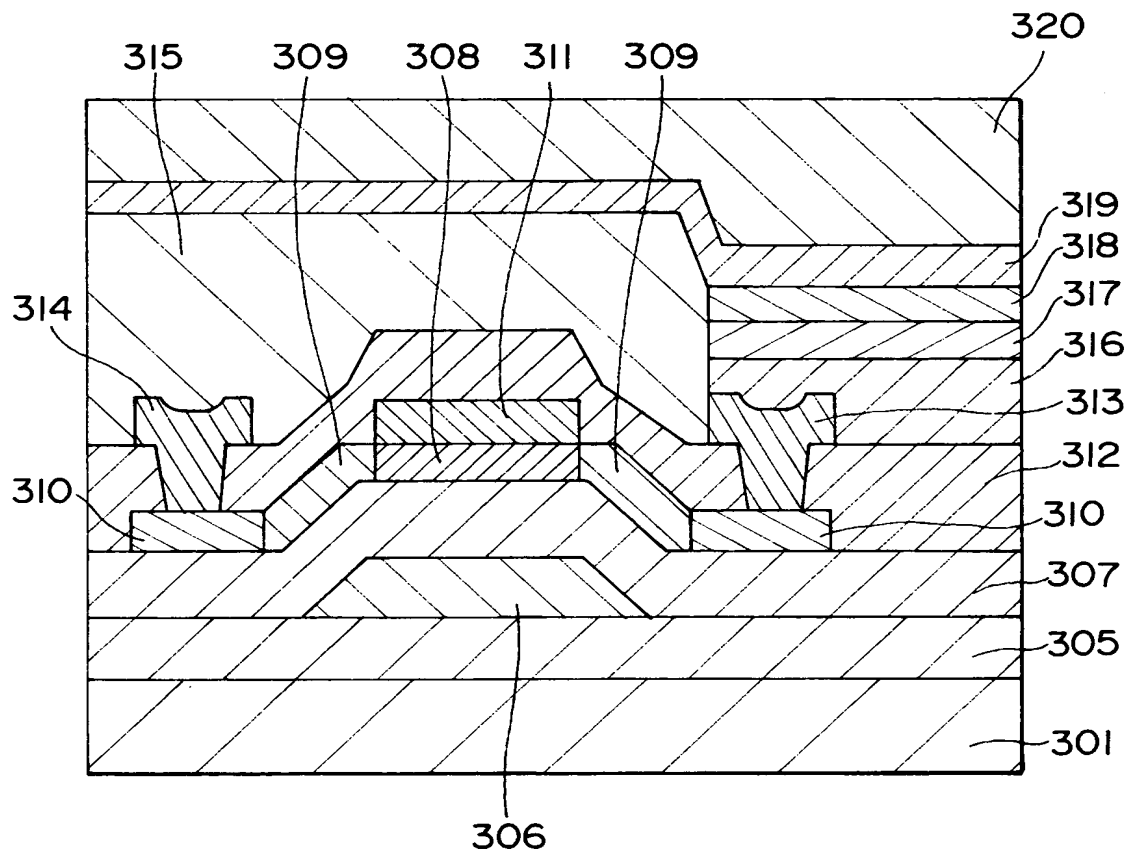
【図 7】



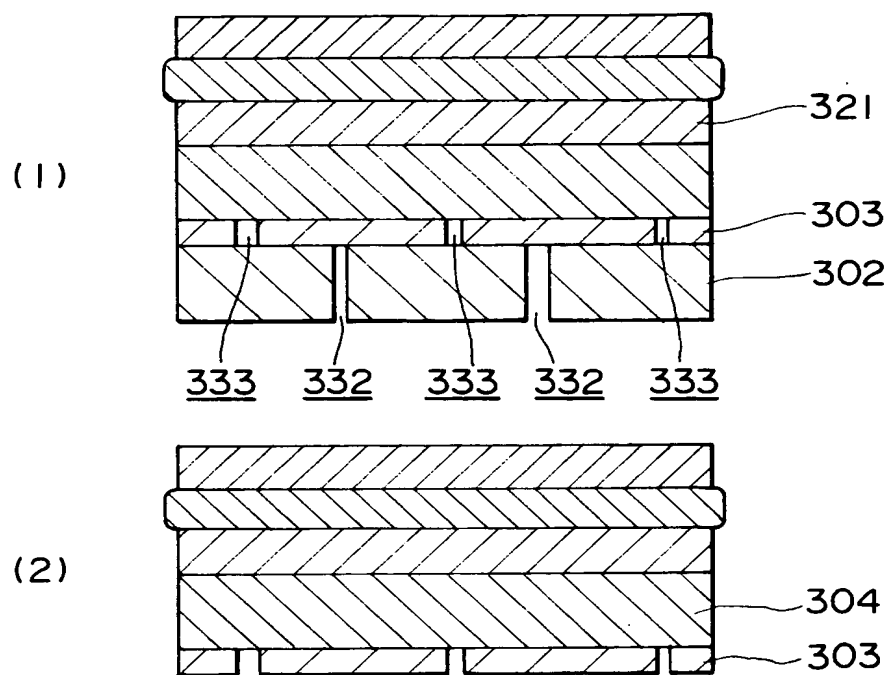
【図 8】



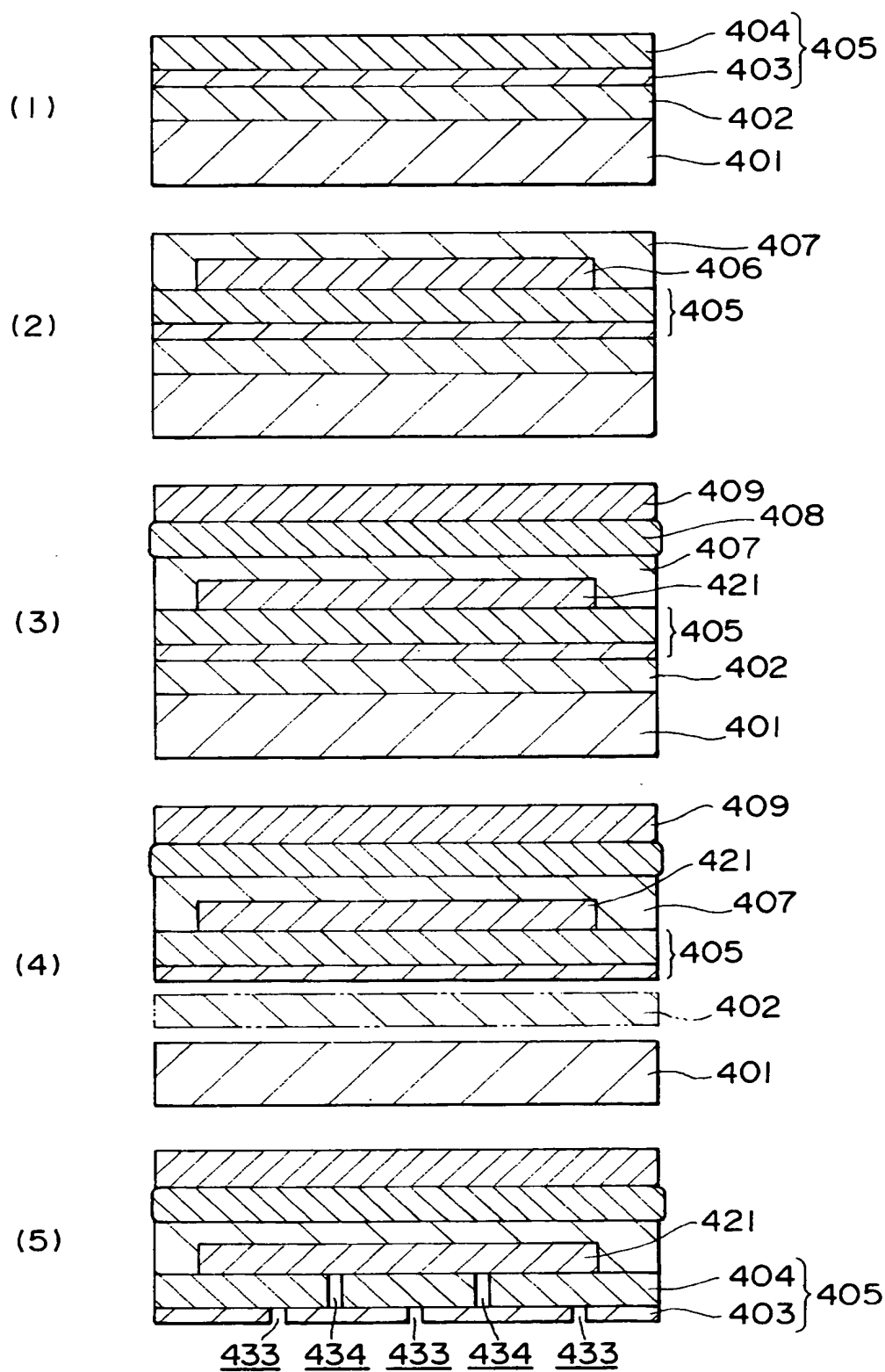
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 デバイス層を製造基板から実使用基板に転写する際に、製造基板を分離または除去する際に使用する薬液のデバイス層への浸入を防ぐ。

【解決手段】 第1基板101上に保護層106、デバイス層121を順次形成し、デバイス層121上に、第1接着層123、もしくは被覆層と第1接着層とを介して第2基板124を接着する工程と、薬液を用いたエッチング処理により第1基板101を完全または部分的に分離または除去する工程と、デバイス層121の第1基板101側を被覆する保護層106を、第2接着層127を介して第3基板128に接着する工程と、第2基板124を分離または除去する工程とを有する薄膜デバイスの製造方法において、保護層106を、第1基板101を分離または除去する際に使用する薬液に対して耐性を有する少なくとも第1耐HF層102、第2耐HF層104で形成する。

【選択図】 図1

特願 2 0 0 3 - 0 4 6 7 7 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日
[変更理由]

1 9 9 0 年 8 月 3 0 日
新規登録

住 所
氏 名

東京都品川区北品川 6 丁目 7 番 3 5 号
ソニー株式会社